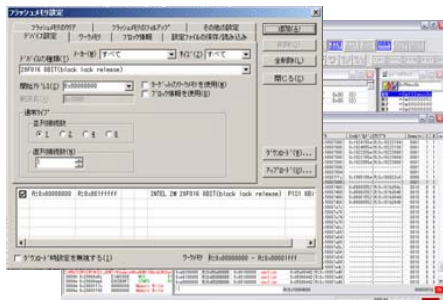


WATCHPOINT Debugger for EJSCATT Xtensa / Xtensa Multi Core



JTAGエミュレータ「EJSCATT」との組合せで使用します



- 小型サイズ(70mm × 108mm × 17mm)
- USBバスパワーのみで動作可能(デバッガ及びPC接続のライタとして使用時)

特長

- ソフトウェアのみ追加購入でき、ハードウェア本体は共通でソフトウェアの入れ替えのみで使用できます
- フラッシュメモリへのダウンロード機能
- オンボードまたはCPU内蔵フラッシュメモリへの書き込み機能
- スタンドアロンライタとして単体使用可能です(ACアダプタで動作)
- 本体のPLAYボタンによりワンタッチデータ書き込み可能
- 信号入力によりスクリプトを実行し、スクリプト終了状態を外部で検出する為の、外部端子設定機能
- 量試、量産品の自動検査、バージョンアップ装置として利用可能
- Tensilica社ライセンスのXtensa LXをサポート
- Tensilica社ライセンスのXtensaコアCPU複数個を1台の本体で対応※1
- Tensilica社指定ICE用インターフェースに対応
- Tensilica社Diamond Standard Processorsに対応※2
- TIE、FLIX命令に対応
- 内蔵ペリフェラル参照/変更
- ハードウェア・ブレークポイントは計4点
- ソフトウェア・ブレークポイントは無制限
- セミホスティング機能をサポート
- C/C++高級言語対応(動作OS: Windows Vista/7※3)
- 各種PC※4: ノートPCなどのホストマシンで動作(USB接続)

主な仕様

対象CPU 	T1020、T1030、T1040、T1050、6※5、LX、7、LX2、LX3、LX4 Diamond Standard Processorsコア※5 106Micro、108Mini、212GP、232L、570T、545CK、330HiFi、388VDO
ユーザ電源	VCC1.8～3.6V
メモリ空間	全ての領域がユーザに解放されています。
割り込み	全ての割り込みがユーザに解放されています。
ブレーク	以下の条件を設定できます。 ・ハードウェアブレークポイント: インストラクション: 2点、データ: 2点* 命令実行アドレス指定、メモリアクセス等指定 ・ソフトウェアブレークポイント: 数は無制限 ・その他: デバッガからの強制ブレーク * ブレークポイントの数は、CPU作成時に決まります。 * 命令実行アドレス指定の2点、データアクセス指定の2点は、CPU作成時に必ず設定してください。
フラッシュメモリダウンロード機能	・ターゲットシステム上のフラッシュメモリに対して、デバッガからプログラムを直接ダウンロードできます。 ・対象外のフラッシュメモリでも書き込みプログラムを別途作成する事で対応可能(NAND型、シリアルFlash等) ・スタンドアロンライタ機能 添付のMicroSDにフラッシュメモリ書き込み操作手順を記憶させる事で、EJSCATT単体でフラッシュメモリへの書き込みが出来ます。 (2通りの操作手順を記録可能)
トレース機構	トレース機構が組み込まれているXtensa LXの場合、弊社デバックでサポート出来ます。 トレース機構についての詳細は弊社までお問い合わせください。

※1 WP DBG for EJS Xtensa MC(Multi core)でのみ対応。同時にデバッグできるCPUは最大10ですが、CPU内部構成、PCの環境によっては10より少なくなる場合もあります。

※2 Diamond Standard Processors搭載でオンチップデバッグインターフェースの付いたASICに対応。

※3 Windows Vista/Windows 7の32ビット版、64ビット版に対応。

※4 一部の機種において動作チェックの必要がありますので、事前に確認のほどお願いいたします。

※5 Xtensa6、Diamond Standard Processorsは、MMUには対応しておりません。

製品構成



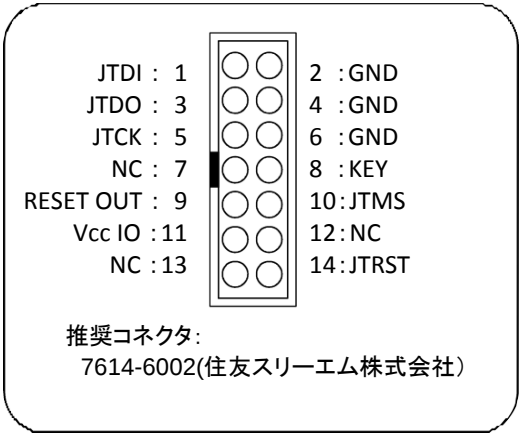
■CD-ROM



■JTAGケーブル(必須オプション)

※本製品は、Tensilica社ライセンスのXtensaシリーズCPU対応用デバッグとして開発された製品です。他のCPUのソフトウェア開発には使用することができません。

ターゲット接続



サポート言語:

高級言語デバッグ「WATCHPOINT」で高級言語デバッグを行うためには、デバッグ対象のプログラムとそのプログラムのデバッグ情報を必要とします。最適なデバッグ情報を出力するコンパイラまたはアセンブラには下記の言語があります。

- ・コンパイラはCPU作成時にTensilica社から提供されます(例外もあります)

サポートOS:

- ・TOPPERS

※サポートコンパイラ・Ver等は、変更がある場合がありますので、お問合せください。
※サポートOSは、サポート言語のVerによって、対応状況が変わる場合がありますのでお問合せください。
※サポートOSは、一部オプションソフトウェアが必要な場合がありますので、お問合せください。

WATCHPOINTソフトウェアライセンスについて

WATCHPOINT Debugger for EJSCATT ではライセンス・システムを採用しています。1台のJTAGエミュレータに対して複数種類のWATCHPOINTライセンスを取得する(関連付ける)ことができます。

※WATCHPOINTライセンスは一度関連付けたJTAGエミュレータのみで使用可能です。別のJTAGエミュレータで使用する場合は、ソフトウェアを追加購入してください。

セクション・ガイド(製品ご購入ガイド)

お客様側にてご用意		標準的なデバッグシステム構築に購入必要な製品			
ホストPC※1	PCとの接続	JTAGエミュレータ	ソフトウェアデバッグ(WATCHPOINT)	JTAGケーブル	サポートサービス
WindowsPC	USB2.0/1.1接続	SCD001J: EJSCATT	SCM0800: WP DBG for EJS Xtensa SCM0801: WP DBG for EJS Xtensa MC	SCP8000: SCP XTENSA	SSS010 ソフィア・サポート・サービス

太枠□で囲まれた部分の製品は標準的なデバッグシステム構築時に必須となる製品です。JTAGエミュレータはソフトウェアデバッグライセンスご使用時、ハードウェアキーの役割を果たします。

※1 ホストPC環境、OS:Windows Vista/7、メモリ:各OSの推奨環境準拠、HD容量:インストール時50MB必要。

* 各製品は、各社の商標または登録商標です。
* 製品の仕様は予告なく変更する場合があります。

(Ver.140929)

株式会社Sohwa & Sophia Technologies

お問い合わせは最寄りの営業所へ

本社営業

☎044-989-7253

名古屋支社

☎0566-24-5324

関西事業所

☎06-6305-3360